OPTIMASI AKURASI *LOW-COST PHASOR MEASUREMENT UNIT* (PMU) MENGGUNAKAN PEMROSESAN DATA BERBASIS FPGA

SKRIPSI

Skripsi diajukan untuk memenuhi persyaratan
memperoleh gelar sarjana/magister

Disusun Oleh:

Nama : Niat Hasrat Wati Gulo
NIM : 092022090165

PROGRAM STUDI TEKNIK ELEKTRO
FAKULTAS TEKNIK & ILMU KOMPUTER
UNIVERSITAS GLOBAL JAKARTA

2026

Optimasi Akurasi *Low-Cost Phasor Measurement Unit* (PMU)
Menggunakan Pemrosesan Data Berbasis FPGA

Disusun Oleh:

Nama : Niat Hasrat Wati Gulo
NIM : 092022090165

PRODI TEKNIK ELEKTRO
UNIVERSITAS GLOBAL JAKARTA
2026

Depok, 08 Agustus 2026
Menyetujui Pembimbing,

Arisa Olivia Putri, S.S.T., MIT.
NIP. S092019030009

Optimasi Akurasi *Low-Cost Phasor Measurement Unit* (PMU)
Menggunakan Pemrosesan Data Berbasis FPGA

Disusun Oleh:

Nama : Niat Hasrat Wati Gulo
NIM : 092022090165

PRODI TEKNIK ELEKTRO
UNIVERSITAS GLOBAL JAKARTA
2026

Depok, 08 Agustus 2026
Menyetujui Pembimbing,

Dr. Eng. Eka Rakhman Priandana, ST, MT, IPM.
NIP. 197805152009011006

PERNYATAAN ORISINALITAS SKRIPSI

Saya yang bertanda tangan di bawah ini menyatakan dengan sesungguhnya bahwa skripsi yang saya susun merupakan hasil karya dan pemikiran saya sendiri. Berdasarkan hasil penelusuran terhadap berbagai sumber karya ilmiah, gagasan, permasalahan, serta pembahasan yang disajikan dalam naskah skripsi ini tidak mengandung unsur penjiplakan dan bukan merupakan karya orang lain yang diajukan untuk memperoleh gelar akademik di perguruan tinggi mana pun.

Seluruh rujukan, baik berupa pendapat, data, maupun hasil penelitian yang berasal dari karya pihak lain telah dicantumkan secara jelas melalui kutipan dan daftar pustaka sesuai dengan kaidah penulisan ilmiah yang berlaku. Dengan demikian, saya menyatakan bahwa naskah skripsi ini disusun secara jujur dan bertanggung jawab sesuai dengan norma akademik.

Apabila di kemudian hari terbukti bahwa skripsi ini mengandung unsur plagiarisme atau pelanggaran terhadap ketentuan akademik, maka saya bersedia menerima sanksi sesuai dengan peraturan perundang-undangan yang berlaku, khususnya Undang-Undang Nomor 20 Tahun 2003 tentang Sistem Pendidikan Nasional, Pasal 25 ayat (2) dan Pasal 70.

Depok, 08 Agustus 2026
Mahasiswa,



Niat Hasrat Wati Gulo
NIM.092022090165

HALAMAN PENGESAHAN PEMBIMBING

Skripsi ini diajukan oleh :

Nama	: NIAT HASRAT WATI GULO
NIM	: 092022090165
Program Studi	: Teknik Elektro
Judul Skripsi	: Optimasi Akurasi *Low-cost Phasor Measurement Unit* (PMU) Menggunakan Pemrosesan Data Berbasis FPGA

Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro Fakultas Teknik dan Ilmu Komputer, Universitas Global Jakarta.

DEWAN PEMBIMBING

Pembimbing 1 : Arisa Olivia Putri, S.S.T., MIT. ( )

Pembimbing 2 : Dr. Eng. Eka Rakhman Priandana, ST, MT, IPM. ( )

Ditetapkan di : Depok
Tanggal : 08 Agustus 2026

MENGETAHUI

Ketua Program Studi Teknik Elektro

Brainvendra Widi Dionova, S.ST., M.Sc. Eng.
NIP. S092020080004

HALAMAN PENGESAHAN DEWAN PENGUJI

Skripsi ini diajukan oleh :

Nama	: NIAT HASRAT WATI GULO
NIM	: 092022090165
Program Studi	: Teknik Elektro
Judul Skripsi	: Optimasi Akurasi *Low-cost Phasor Measurement Unit* (PMU) Menggunakan Pemrosesan Data Berbasis FPGA

Telah berhasil dipertahankan di hadapan Dewan Penguji dan diterima sebagai bagian persyaratan yang diperlukan untuk memperoleh gelar Sarjana Teknik pada Program Studi Teknik Elektro Fakultas Teknik dan Ilmu Komputer Universitas Global Jakarta.

DEWAN PENGUJI

Penguji 1 : Legenda Prameswono Pratama, S.S.T., M.Sc.Eng. ( )

Penguji 2 : Ir. Mauludi Manfaluthy, S.T., M.T., I.P.U. ( )

Penguji 3 : Brainvendra Widi Dionova, S.ST., M.Sc. Eng. ( )

Ditetapkan di : Depok
Tanggal : 08 Agustus 2026

MENGETAHUI

Ketua Program Studi Teknik Elektro

Brainvendra Widi Dionova, S.ST., M.Sc. Eng.
NIP. S092020080004

JGU Jakarta Global University

Form I2 – Lembar Monitoring Revisi Sidang Skripsi	Revisi ke: 1 Tanggal revisi: 13 Agustus 2020

LEMBAR MONITORING REVISI SIDANG SKRIPSI

Nama Mahasiswa : NIAT HASRAT WATI GULO

NIM : 092022090165

Prodi : S1 - Teknik Elektro

Judul Skripsi : **Optimasi Akurasi Low-Cost Phasor Measurement Unit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA**

Dosen Penguji I : Legenda Prameswono Pratama, S.S.T., M.Sc.Eng.

No	Isi Komentar/ Saran	Revisi/jawaban penulis	Paraf Penguji /Tanggal Persetujuan
1	nilai error belum terdefinisi dengan benar. Capture dalam waktu tertentu menggunakan multimeter logging. dan gunakan logging tersebut sebagai pada clampmeter	Eksperimen ulang tidak dilakukan karena keterbatasan waktu dari pihak eksternal untuk melakukan penelitian di BRIN dan akses alat yg terbatas. Jadi data dipertahankan seperti awal.	
2	banyak inkonsisten penulisan titik dan koma.	Penulisan titik dan koma sudah disesuaikan serta sudah ditambahkan kolom perhitungan nilai gain hasil kalibrasi pada tabel.	
3	Jabarkan kembali error berdasarkan pengambilan sudut	Penjabaran penyebab error ditambahkan pada bab 4, meliputi kondisi leading dan lagging sudut fasa.	
4	Gain pada bab 4 tidak terdefinisi pada bab 2. Jabarkan lebih dalam.	Rumus perhitungan gain ditambahkan pada bab 2 melalui persamaan (2.5) dan (2.6).	
5	Gambar 4.10 dan 4.11 tidak terlihat ganti ~~dan~~ agar lebih terbaca.	Resolusi gambar 4.10 dan 4.11 sudah ditingkatkan agar lebih jelas di bab 4.	

6. buatkan visualisasi by matlab untuk data diagram fasor sebelum dan setelah

→ visualisasi sudut fasa sebelum dan sesudah disajikan dalam bentuk diagram fasor menggunakan simulasi matlab.

Depok, 31 Juli 2026

Mengetahui,

Ketua Program Studi

Brainvendra WD

NIP 509202008 0004

Form I2 – Lembar Monitoring Revisi Sidang Skripsi	Revisi ke: 1
	Tanggal revisi: 13 Agustus 2020

LEMBAR MONITORING REVISI SKRIPSI

Nama Mahasiswa : NIAT HASRAT WATI GULO

NIM : 092022090165

Prodi : S1 - Teknik Elektro

Judul Skripsi : **Optimasi Akurasi Low-Cost Phasor Measurement Unit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA**

Dosen Penguji II : Ir. Mauludi Manfaluthy, S.T., M.T., I.P.U

No	Isi Komentar/ Saran	Revisi/jawaban penulis	Paraf Penguji /Tanggal Persetujuan
1	Visualisasi sudut fasa pd low cost PMU ~~apa bisa~~ di wakili oleh apa dan parameter apa saja yg di~~s~~how kan	Sudah ditambahkan mengenai visualisasi sudut, beserta 7 parameter yg ditampilkan pada low-cost PMU.	
2.	Interface dari FPGA ke ESP 32 apa ? lalu dari ESP 32 ke LCD apa?	ESP32 ↔ LCD → SPI FPGA ↔ ESP 32 → SPI Pin, MOSI pake deret	
3.	Observasi PMU Real mengapa perlu di tampilkan, karena tidak mengubah atau membandingkan data yg sama.	Sudah di~~gant~~ revisi jadi perbandingan visualisasi sudut fasa sebelum dan sesudah kalibrasi menggunakan matlab.	
4.	Urutkan data jurnal di daftar pustaka di sitasi di dokumen skripsi	semua sitasi yang digunakan sudah masuk daftar pustaka dan sudah tersitasi di naskah.	

Depok, 31 Juli 2026

Mengetahui,
Ketua Program Studi

(Brainvendra Widi D)
NIP. S 0920 20 08 0004

FM/JGU/L.064

JGU Jakarta Global University

Form I2 – Lembar Monitoring Revisi Sidang Skripsi	Revisi ke: 1
	Tanggal revisi: 13 Agustus 2020

LEMBAR MONITORING REVISI SKRIPSI

Nama Mahasiswa : NIAT HASRAT WATI GULO

NIM : 092022090165

Prodi : S1 - Teknik Elektro

Judul Skripsi : **Optimasi Akurasi Low-Cost Phasor Measurement Unit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA**

Dosen Penguji II : Ir. Mauludi Manfaluthy, S.T., M.T., I.P.U

No	Isi Komentar/ Saran	Revisi/jawaban penulis	Paraf Penguji /Tanggal Persetujuan
1	Visualisasi sudut fasa pd low cost PMU. ~~apa bisa~~ di wakili oleh apa dan parameter apa saja yg di show kan	sudah ditambahkan mengenai visualisasi sudut, beserta ? parameter yg ditampilkan pada low-cost pmu.	[signature]
2.	Interface dari FPGA ke ESP 32 apa ? lalu dari ESP 32 ke LCD apa?	ESP32 ↔ LCD → SPI FPGA ↔ ESP32 → SPS Pin, MOSI pake derek	[signature]
3.	Observasi PMU Real mengapa perlu di tampilkan, karena tidak mengubah atau membandingkan data yg sama.	Sudah di~~ganti~~ revisi jadi perbandingan visualisasi sudut fasa sebelum dan sesudah kalibrasi menggunakan matlab.	[signature]
4.	Usahakan data jurnal di daftar pustaka di sitasi di dokumen skripsi	seluruh sitasi yang digunakan sudah masuk daftar pustaka dan sudah tersitasi di naskah.	[signature]

Depok, 31 Juli 2026

Mengetahui,

Ketua Program Studi

(Brainvendra Widi D)

NIP. S 0920 20 08 0004

Form B – Lembar Konsultasi Proposal	Revisi ke: 3 Tanggal revisi: 01 Oktober 2024

LEMBAR KONSULTASI SKRIPSI

Nama mahasiswa : Niat Hasrat Wati Gulo

NIM : 092022090165

Judul : Optimasi Akurasi Low-Cost Phasor Measurement Unit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA

Dosen Pembimbing I : Arisa Olivia Putri,S.S.T., MIT

No.	Tanggal	Uraian Kegiatan yang Dilakukan	Paraf Dosen
1	05/02/2026	Konsultasi terkait progres pengujian	
2	25/03/2026	Pembahasan terkait data kalibrasi, sistem akuisisi, dan perangkat keras serta error pengujian	
3	10/04/2026	Konsultasi hasil pengambilan data setelah kalibrasi serta proses olah data	
4	30/04/2026	Konsultasi terkait pengambilan data pembanding dan hasil olah data kalibrasi	
5	08/05/2026	Pembahasan hasil kunjungan pengambilan data pembanding dari PLN dan progres penulisan draft bab 4	
6	20/05/2026	Konsultasi bab 4 dan bab 5	
7	22/06/2025	Pemberkasan	

* Minimal 6 kali pertemuan

Depok, 22 Juni 2022
Mengetahui,
Ketua Prodi Teknik Elektro

(Brainyendra Widi Dionova, S.ST., M.Sc.Eng)
NIDN. 0415119601

Form B – Lembar Konsultasi Proposal	Revisi ke: 3
	Tanggal revisi: 01 Oktober 2024

LEMBAR KONSULTASI SKRIPSI

Nama mahasiswa : Niat Hasrat Wati Gulo

NIM : 092022090165

Judul : Optimasi Akurasi Low-Cost Phasor MeasuremenUnit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA

Dosen Pembimbing II : Dr. Eng. Eka Rakhman Priandana, ST, MT, IPM

No.	Tanggal	Uraian Kegiatan yang Dilakukan	Paraf Dosen
1	22/02/2026	Konsultasi pelaksanaan penelitian	
2	24/02/2026	Persiapan PMU low-cost dan Persiapan trafo	
3	27/02/2026	Uji coba trafo, dan akuisisi tegangan	
4	10/03/2026	Pengujian dan validasi koreksi gain serta offset pada sistem PMU low-cost.	
5	09/04/2026	Pengambilan data akhir setelah kalibrasi	
6	13/04/2026	Olah Data dan penyusunan bab 4	
7	5/05/2026	Pengambilan data pembanding di PLN Glodok dan PLN Gandul.	
8	06/05/2026	Konsultasi Bab 4 dan bab 5	
9	22/06/2026	Pemberkasan	

* Minimal 6 kali pertemuan

Depok, 22 Juni 2026
Mengetahui,
Ketua Prodi Teknik Elektro

(Brainvendra Widi Dionova, S.ST., M.Sc.Eng)
NIDN. 0415119601

HALAMAN PERSEMBAHAN

Puji dan syukur penulis panjatkan ke hadirat Tuhan Yang Maha Esa atas kasih dan penyertaan-Nya, sehingga penulis dapat menyelesaikan skripsi ini. Dengan penuh rasa syukur, skripsi ini penulis persembahkan kepada:

1. Ibu tercinta dan mendiang Ayah tersayang, yang menjadi sumber kasih, doa, dan kekuatan terbesar dalam hidup penulis. Terima kasih kepada Ibu atas segala pengorbanan, dukungan, dan doa yang tidak pernah berhenti menyertai setiap langkah penulis. Semoga Tuhan senantiasa memberikan kesehatan, umur panjang, dan kebahagiaan kepada Ibu. Untuk Ayah tersayang yang telah berpulang kepada Bapa di Surga saat penulis menjalani pertukaran mahasiswa pada semester tiga, terima kasih atas kasih sayang, doa, dan perjuangan semasa hidup. Meskipun Ayah tidak dapat menyaksikan pencapaian ini, penulis percaya bahwa kasih dan segala kebaikan Ayah akan selalu hidup dalam diri penulis.
2. Kepada kakak tercinta, Yarni Srimeni Gulo, yang selalu menjadi panutan dan salah satu sumber kekuatan terbesar bagi penulis. Terima kasih atas segala kasih sayang, doa, dukungan, serta pengorbanan yang telah diberikan selama penulis menempuh pendidikan. Terima kasih telah menjadi sosok yang selalu berusaha mencukupi segala kebutuhan penulis, baik dalam hal pendidikan maupun keperluan lainnya, serta selalu hadir ketika penulis membutuhkan bantuan, bahkan di saat penulis sedang sakit. Tanpa dukungan dan kebaikan Kakak, penulis mungkin tidak akan sampai pada titik ini. Semoga Tuhan membalas setiap kebaikan yang telah diberikan dengan berkat yang berlimpah.
3. Abang-abang dan adik tercinta, Fiktor, Berkat, Rinto, Dison, dan Deslin, terima kasih atas segala dukungan, doa, perhatian, dan kasih sayang yang selalu diberikan kepada penulis. Terima kasih karena selalu ada untuk mendukung dan membantu penulis dalam setiap proses yang dilalui, baik melalui perhatian, semangat, maupun bantuan yang diberikan ketika penulis membutuhkannya. Kehadiran dan dukungan kalian menjadi salah satu kekuatan bagi penulis untuk terus melangkah hingga dapat menyelesaikan pendidikan ini.

4. Kepada Cyrio Fathan Thambia, terima kasih telah menjadi salah satu orang terdekat yang selalu hadir dalam perjalanan penulis. Terima kasih telah menjadi tempat berbagi cerita dan keluh kesah, membantu berbagai keperluan penulis, menemani dalam mengurus pemberkasan skripsi, serta selalu hadir ketika penulis membutuhkan bantuan, terutama ketika sedang sakit. Terima kasih atas waktu, perhatian, dan segala kebaikan yang telah diberikan selama perjalanan ini. Dukunganmu menjadi salah satu hal yang membuat perjalanan penulis terasa lebih ringan.
5. Kepada teman-teman seperjuangan di BRIN, Rivaldi, Kalvin, Ubai dan Afif, terima kasih atas kebersamaan, bantuan, dan dukungan selama menjalani magang hingga menyelesaikan tugas akhir. Terima kasih telah memberikan tumpangan, mendengarkan segala cerita dan keluh kesah, bahkan ketika penulis merasa lelah dan tertinggal. Terima kasih telah menjadi bagian dari perjalanan yang akan selalu penulis kenang.
6. Kepada teman-teman Padang Rice Angkatan 2022 dan teman-teman sekosan, terima kasih atas kebersamaan yang telah terjalin sejak awal memasuki bangku perkuliahan hingga menyelesaikan tugas akhir ini. Setiap cerita, tawa, perjuangan, dan kenangan yang kita lalui bersama akan selalu menjadi bagian yang berharga dalam perjalanan hidup ini. Semoga setiap langkah kita ke depan dipenuhi dengan keberhasilan dan kebahagiaan.
7. Terakhir, kepada diri sendiri, Niat Hasrat Wati Gulo, terima kasih karena telah bertahan dan tetap kuat melewati setiap proses yang tidak mudah. Terima kasih karena selalu memilih untuk terus berjuang dan melangkah, meskipun berbagai tantangan, tekanan, rasa lelah, dan beban batin tidak selalu mudah untuk dihadapi. Terima kasih karena tetap percaya pada diri sendiri ketika keadaan terasa berat dan dunia seolah meragukan kemampuanmu. Terima kasih karena tidak menyerah dan terus bertahan hingga sampai pada titik ini. Karya ini menjadi bukti bahwa setiap air mata, perjuangan, pengorbanan, dan doa-doa dalam diam yang selalu dipanjatkan tidak pernah sia-sia. Kiranya pencapaian ini menjadi awal dari perjalanan yang lebih baik di masa depan.

HALAMAN MOTTO

"Yakinlah, Tuhan yang memulai, Tuhan pula yang akan mengakhiri."

~Pesan Mama saat melepas kepergianku untuk merantau

YESAYA 41 :10

Janganlah takut, sebab Aku menyertai engkau, janganlah bimbang, sebab Aku ini Allahmu;
Aku akan meneguhkan, bahkan menolong engkau;
Aku akan memegang engkau dengan tangan kanan-Ku yang membawa KEMENANGAN.

KATA PENGANTAR

Puji dan syukur penulis panjatkan ke hadirat Tuhan Yang Maha Esa, karena atas rahmat dan karunia-Nya penulis dapat menyelesaikan penulisan proposal skripsi ini dengan judul "Optimasi Akurasi *Low-cost* Phasor Measurement Unit (PMU) Menggunakan Pemrosesan Data Berbasis FPGA". Proposal skripsi ini disusun sebagai salah satu persyaratan dalam menyelesaikan studi pada jenjang pendidikan sarjana.

Dalam proses penyusunan proposal skripsi ini, penulis menyadari bahwa terselesaikannya karya tulis ini tidak terlepas dari bantuan, bimbingan, serta dukungan dari berbagai pihak. Oleh karena itu, pada kesempatan ini penulis dengan penuh rasa hormat dan terima kasih yang sebesar-besarnya menyampaikan apresiasi kepada:

1. Bapak Brainvendra Widi Dionova, S.ST., M.Sc. Eng selaku Ketua Program Studi Teknik Elektro Universitas Global Jakarta, atas dukungan, arahan, dan motivasi yang diberikan selama proses perkuliahan dan penyusunan proposal skripsi ini.
2. Ibu. Arisa Olivia Putri, S.S.T., MIT selaku Dosen Pembimbing I, atas bimbingan, kesabaran, serta masukan yang sangat berarti dalam mengarahkan dan menyempurnakan penyusunan proposal skripsi ini.
3. Bapak Dr. Eng. Eka Rakhman Priandana, S.T., M.T., IPM selaku Dosen Pembimbing II, atas saran, pandangan teknis, serta masukan yang sangat berarti dalam memperkuat arah dan kualitas penelitian.
4. Pihak Badan Riset dan Inovasi Nasional (BRIN), khususnya Pusat Riset Teknologi Kelistrikan (PRTK), yang telah memberikan fasilitas, lingkungan riset, serta pengalaman penelitian yang sangat berharga dan menjadi dasar dalam pengangkatan topik skripsi ini.
5. Ibu tercinta, almarhum Ayah, serta seluruh keluarga, atas doa, kasih sayang, dukungan moral maupun material, serta semangat yang senantiasa diberikan kepada penulis selama menempuh pendidikan dan menyusun proposal skripsi ini.

6. Seluruh teman-teman, baik teman perkuliahan, teman kosan, teman-teman MBKM BRIN, maupun rekan-rekan riset, atas kebersamaan, bantuan, dan kontribusi yang telah diberikan selama proses akademik dan penyusunan proposal ini.

Penulis menyadari bahwa proposal skripsi ini masih memiliki keterbatasan dan memerlukan penyempurnaan. Oleh karena itu, penulis mengharapkan kritik dan saran yang membangun demi perbaikan di masa mendatang. Semoga proposal skripsi ini dapat memberikan manfaat bagi pengembangan ilmu pengetahuan, khususnya di bidang sistem tenaga listrik dan instrumentasi pengukuran.

Depok, 08 Agustus 2026

Niat Hasrat Wati Gulo

HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI SKRIPSI UNTUK KEPENTINGAN AKADEMIS

Sebagai mahasiswa Universitas Global Jakarta, saya yang bertanda tangan di bawah ini:

Nama	:	Niat Hassrat Wati Gulo
NIM	:	092022090165
Program Studi	:	Teknik Elektro
Jenis Karya	:	Skripsi

Demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Global Jakarta **Hak Bebas Royalti Non-eksklusif** (*None-exclusive Royalty Free Right*) atas karya ilmiah saya yang berjudul:

Optimasi Akurasi *Low-Cost Phasor Measurement Unit* (PMU) Menggunakan Pemrosesan Data Berbasis FPGA

Beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Royalti Non Eksklusif ini Universitas Global Jakarta berhak menyimpan, mengalih-media-kan, mengelola dalam bentuk pangkalan data (*database*), merawat dan mempublikasikan skripsi saya selama tetap mencantumkan nama saya sebagai penulis dan sebagai pemilik hak cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Depok

Pada Tanggal : 08 Agustus 2026

Yang menyatakan,



Niat Hasrat Wati Gulo

ABSTRAK

Phasor *Measurement Unit* (PMU) berbiaya rendah merupakan alternatif ekonomis untuk pemantauan sistem tenaga listrik, namun akurasi pengukurannya masih dipengaruhi oleh keterbatasan pada proses pemrosesan data digital sehingga menimbulkan penyimpangan pada parameter *synchrophasor*, terutama *Total Vector Error* (TVE) dan *Frequency Error* (FE). Penelitian ini bertujuan meningkatkan akurasi *low-cost PMU* melalui kalibrasi digital menggunakan parameter gain berbasis *Field Programmable Gate Array* (FPGA), serta membandingkan arsitektur sistem dan visualisasi sudut fasa dengan PMU *Real*. Penelitian menggunakan pendekatan *Digital Signal Processing* (DSP) melalui metode Linierisasi dengan koreksi gain. Nilai *gain* diperoleh dari perbandingan hasil pengukuran *low-cost PMU* terhadap multimeter sebagai acuan, kemudian diimplementasikan pada modul *Digital Signal Conditioning* (SIGCOND) menggunakan metode *fixed-point*. Evaluasi mengacu pada IEEE C37.118.1a-2014 menggunakan parameter TVE tegangan, TVE arus, dan FE, serta membandingkan arsitektur sistem dan visualisasi sudut fasa dengan PMU *Real*. Hasil penelitian menunjukkan bahwa koreksi gain meningkatkan akurasi pengukuran. Nilai TVE tegangan setelah kalibrasi berada pada rentang 0,12–0,32%, sedangkan TVE arus mencapai 0% pada seluruh fasa sehingga memenuhi batas maksimum 1% sesuai IEEE C37.118.1a-2014. Nilai FE setelah kalibrasi menurun menjadi sekitar ±0,01 Hz, namun belum dapat dipastikan memenuhi batas IEEE 0,005 Hz karena tampilan frekuensi pada prototipe hanya mendukung dua angka di belakang koma. PMU *Real* memiliki arsitektur dan visualisasi yang lebih lengkap, sedangkan *low-cost PMU* menawarkan rancangan yang lebih sederhana. Penelitian selanjutnya disarankan meningkatkan resolusi tampilan frekuensi, mengevaluasi ROCOF menggunakan PMU referensi, serta melakukan pengujian pada sistem distribusi tenaga listrik dalam kondisi operasi sebenarnya.

Kata kunci: *Low-cost* PMU, FPGA, DSP, Linierisasi, Gradien, Akurasi Pengukuran, IEEE C37.118.1a-2014.

ABSTRACT

A low-cost Phasor Measurement Unit (PMU) is an economical alternative for power system monitoring; however, its measurement accuracy is still affected by limitations in the digital data processing stage, leading to deviations in synchrophasor parameters, particularly Total Vector Error (TVE) and Frequency Error (FE). This study aims to improve the accuracy of a low-cost PMU through digital calibration using gain parameters based on a Field Programmable Gate Array (FPGA), as well as to compare the system architecture and phase-angle visualization with a Real PMU. The research employed a Digital Signal Processing (DSP) approach through a Linearization method with gain correction. The gain value was obtained by comparing the low-cost PMU's measurement results against a multimeter as a reference, and was then implemented in the Digital Signal Conditioning (SIGCOND) module using the fixed-point method. Evaluation was carried out based on IEEE C37.118.1a-2014 using voltage TVE, current TVE, and FE parameters, along with a comparison of the system architecture and phase-angle visualization with a Real PMU. The results show that gain correction improved measurement accuracy. The voltage TVE after calibration ranged from 0.12–0.32%, while the current TVE reached 0% across all phases, thereby meeting the maximum limit of 1% set by IEEE C37.118.1a-2014. The FE value after calibration decreased to approximately ±0.01 Hz; however, it could not be confirmed whether this met the IEEE limit of 0.005 Hz, since the frequency display on the prototype only supports two decimal places. The Real PMU has a more complete architecture and visualization, while the low-cost PMU offers a simpler design. Future research is recommended to improve the resolution of the frequency display, evaluate ROCOF using a reference PMU, and conduct testing on power distribution systems under actual operating conditions.

Keywords: Low-cost PMU, FPGA, DSP, Linearization , Gradient , Measurement Accuracy, IEEE C37.118.1a-2014.

DAFTAR ISTILAH

No.	Istilah	Keterangan
1.	*Analog-to-Digital Converter* (ADC)	Perangkat yang mengubah sinyal analog menjadi data digital untuk diproses lebih lanjut.
2.	*Clarke Transform*	Transformasi sinyal tiga fasa ke sistem koordinat dua dimensi (α–β).
3.	*Coordinated Universal Time* (UTC)	Standar waktu global sebagai acuan sinkronisasi pengukuran PMU.
4.	*Coordinate Rotation Digital Computer* (CORDIC)	Algoritma untuk menghitung magnitudo dan sudut fasa secara efisien pada FPGA.
5.	*Digital Signal Processing* (DSP)	Pemrosesan sinyal digital untuk meningkatkan kualitas data hasil konversi ADC.
6.	*Field Programmable Gate Array* (FPGA)	Perangkat logika terprogram sebagai pusat pemrosesan data dan estimasi fasor.
7.	Frekuensi Sistem	Frekuensi fundamental sistem tenaga listrik, umumnya 50 Hz atau 60 Hz.
8.	*Frequency Error* (FE)	Selisih antara frekuensi hasil estimasi PMU dan frekuensi referensi sistem.
9.	Gain *Error*	Kesalahan penguatan sinyal ADC yang menyebabkan ketidaktepatan skala pengukuran.
10.	*Global Positioning System* (GPS)	Sistem satelit penyedia referensi waktu presisi untuk sinkronisasi PMU.
11.	*Linearization* Digital	Koreksi digital untuk mengurangi kesalahan gain dan *offset* pada sinyal ADC.

No.	Istilah	Keterangan
12.	*Low-cost* PMU	PMU berbiaya rendah yang dikembangkan dengan pemrosesan digital sederhana namun tetap mengacu standar IEEE.
13.	*Offset Error*	Penyimpangan nilai keluaran ADC terhadap nol ideal.
14.	*Phasor Measurement Unit* (PMU)	Perangkat pengukuran sistem tenaga listrik untuk memperoleh fasor, frekuensi, dan ROCOF secara sinkron waktu.
15.	*Rate of Change of Frequency* (ROCOF)	Laju perubahan frekuensi sistem tenaga listrik terhadap waktu.
16.	*Rate of Change of Frequency Error* (RFE)	Kesalahan estimasi laju perubahan frekuensi terhadap waktu.
17.	*Synchrophasor*	Fasor tegangan atau arus yang direferensikan terhadap waktu global (UTC).
18.	*Total Vector Error (TVE)*	Parameter kesalahan gabungan magnitudo dan sudut fasa fasor sesuai standar IEEE.

DAFTAR ISI

HALAMAN PENGESAHAN PEMBIMBING ..... **iii**
HALAMAN PENGESAHAN DEWAN PENGUJI ..... **v**
HALAMAN PERNYATAAN PERSETUJUAN PUBLIKASI SKRIPSI UNTUK KEPENTINGAN AKADEMIS ..... **vi**
PERNYATAAN ORISINALITAS SKRIPSI ..... **iii**
HALAMAN PERSEMBAHAN ..... **xi**
HALAMAN MOTTO ..... **xiii**
KATA PENGANTAR ..... **xiv**
ABSTRAK ..... **vii**
ABSTRACT ..... **ix**
DAFTAR ISTILAH ..... **x**
DAFTAR ISI ..... **xi**
DAFTAR GAMBAR ..... **xiii**
DAFTAR TABEL ..... **xv**
BAB I PENDAHULUAN **1**
1.1 Latar Belakang 1
1.2 Rumusan Masalah 3
1.3 Tujuan Penelitian 4
1.4 Manfaat Penelitian 4
1.5 Batasan Masalah 4
BAB II TINJAUAN PUSTAKA DAN LANDASAN TEORI **5**
2.1 Tinjauan Pustaka 5
2.2 Landasan Teori 8
2.2.1 Phasor Measurement Unit (PMU) 8
2.2.1.1 Prinsip Kerja Umum Phasor Measurement Unit (PMU) 10
2.2.2 Representasi Fasor 11
2.2.3 *Field Programmable Gate Array* (FPGA) 12

2.2.3.1 Arsitektur Dasar FPGA 13
2.2.3.2 Mekanisme Kerja FPGA 14
2.2.3.3 Relevansi FPGA pada Sistem PMU....15
2.2.4 Sistem 3 Fasa.... 15
2.2.4.1 Karakteristik Tegangan dan Arus Tiga Fasa 16
2.2.5 Analog Digital Converter (ADC).... 17
2.2.6 Estimasi Fasor pada PMU 18
2.2.6.1 Transformasi *Clarke* pada Estimasi Fasor....19
2.2.6.2 Algoritma CORDIC pada Konversi Koordinat Polar 21
2.2.7 Sinkronisasi Waktu Pada PMU 22
2.2.7.1 Peran sinkronisasi waktu dalam definisi sinkrofasor 22
2.2.7.2 Sumber referensi waktu pada PMU modern....22
2.2.7.3 Hubungan akurasi waktu dengan ketelitian sudut fasa 23
2.2.7.4 Posisi sinkronisasi waktu dalam PMU berbiaya rendah 23
2.2.8 Parameter Evaluasi Akurasi PMU 23
2.2.8.1 *Total Vector Error* (TVE)....24
2.2.8.2 *Frequency Error* (FE) 25
2.2.8.3 *Rate of Change of Frequency Error* (RFE)....25
2.2.9 Kalibrasi Digital pada Sistem Pengukuran Berbasis ADC 26
2.2.9.1 Prinsip Koreksi Gain dan *Offset* Secara Digital....27
2.2.9.2 Konsep Linierisasi Dalam Kalibrasi Digital....27
2.2.9.3 Aritmetika *Fixed-Point* dan Faktor *Scaling* pada FPGA 29
BAB III METODOLOGI 35
3.1 Diagram Alir Penelitian 35
3.2 Lokasi Penelitian.... 36
3.3 Analisis Literatur.... 36
3.4 Analisis Kebutuhan 37
3.4.1 Objek Penelitian 38
3.4.2 Variabel Penelitian 38
3.5 Desain Sistem.... 39
3.5.1 Diagram *Input-Output* 40
3.5.2 Diagram *Hardware* Sistem *Low Cost* PMU.... 40
3.5.3 Diagram Blok Internal FPGA 42

3.5.4 Flowchart Sistem 43
3.6 Skenario Pengujian dan Pengambilan Data 44
3.6.1 Prosedure Meningkatkan Akurasi 45
3.6.1.1 Pengambilan Data Pengukuran 45
3.6.1.2 *Linearization* (Pengkoreksian) 46
3.7 Rencana Evaluasi Hasil Data 46
3.7.1 Evaluasi Hasil Pengukuran *Low-cost PMU* Sebelum Kalibrasi 47
3.7.2 Evaluasi Hasil Pengukuran *Low-cost* PMU Setelah Linierisasi 48
3.7.3 Evaluasi Akurasi *Low-cost PMU* Berdasarkan Standar IEEE 49
BAB IV 50
HASIL DAN IMPLEMENTASI 50
4.1 Hasil Pengukuran Awal Sistem *Low-Cost PMU* 50
4.1.1 Perbandingan Fisik *Low-cost* PMU dan PMU *Real* 51
4.1.1.1 Gambaran Umum PMU *Real* SEL-2240 51
4.1.1.2 Arsitektur dan Diagram Blok Sistem PMU *Real* 52
4.1.1.3 Analisis Komparasi *Low-cost* PMU dan PMU *Real* 53
4.1.1.4 Visualisasi Sudut Fasa PMU Real 54
4.1.2 Hasil Pengukuran Sebelum Kalibrasi 56
4.1.2.1 Magnitudo tegangan sebelum kalibrasi 57
4.1.2.2 Magnitudo arus sebelum kalibrasi 57
4.1.2.3 Sudut fasa tegangan sebelum kalibrasi 58
4.1.2.4 Sudut fasa arus sebelum kalibrasi 59
4.1.2.5 Frekuensi sebelum kalibrasi 60
4.2 Implementasi Kalibrasi dan Hasil Pengukuran Setelah Kalibrasi 60
4.2.1 Implementasi Kalibrasi Linierisasi Berbasis Koreksi Gain 61
4.2.2 Metode Kalibrasi dan Perhitungan Nilai *Gain* 62
4.2.3 Implementasi Koreksi Gain pada FPGA 64
4.2.4 Hasil Pengukuran Setelah Kalibrasi 67
4.2.4.1 Magnitudo Tegangan Setelah Kalibrasi 67
4.2.4.2 Magnitudo Arus Setelah Kalibrasi 69
4.2.4.3 Sudut Fasa Tegangan Setelah Kalibrasi 70
4.2.4.4 Sudut Fasa Arus Setelah Kalibrasi 71
4.2.4.5 Frekuensi Setelah Kalibrasi 72

4.2.4.6 Data Hasil Pengukuran ROCOF 73
4.2.5 Visualisasi Sudut Fasa Sebelum dan Sesudah Kalibrasi 74
4.2.5.1 Visualisasi Sudut Fasa pada Low-cost PMU Sebelum Kalibrasi 74
4.2.5.2 Visualisasi Sudut Fasa pada *Low-cost* PMU Setelah Kalibrasi 75
4.3 Evaluasi Akurasi Pengukuran Berdasarkan Standar IEEE C37.118 77
4.3.1 Evaluasi TVE Tegangan dan Arus Sebelum Kalibrasi 78
4.3.1.1 Evaluasi TVE Tegangan Sebelum Kalibrasi 78
4.3.1.2 Evaluasi TVE Arus Sebelum Kalibrasi 79
4.3.2 Evaluasi TVE Tegangan dan Arus Setelah Kalibrasi 80
4.3.2.1 Evaluasi TVE Tegangan Setelah Kalibrasi 80
4.3.2.2 Evaluasi TVE Arus Setelah Kalibrasi 82
4.3.3 Evaluasi FE Sebelum Kalibrasi dan Setelah Kalibrasi 83
BAB V 85
PENUTUP 85
5.1 Kesimpulan 85
5.2 Saran 86
DAFTAR PUSTAKA 87
LAMPIRAN 92

DAFTAR GAMBAR

Gambar 2. 1 Struktur umum Phasor Measurement Unit (PMU) 11
Gambar 2. 2 Visualisasi hubungan antara gelombang sinusoidal dan representasi fasornya 12
Gambar 2. 3 Arsitektur umum FPGA 13
Gambar 2. 4 Representasi sinusoidal pada sistem 3 fasa 15
Gambar 2. 5 Representasi aliran daya pada sistem tiga fasa seimbang 16
Gambar 2. 6 Prinsip kerja ADC 18
Gambar 2. 7 Transformasi Clarke dari sistem abc ke sistem αβ 20
Gambar 2. 8 Representasi Gradien dan Offset pada Garis Lurus 28
Gambar 3. 1 Diagram Alir Penelitian 35
Gambar 3. 2 Diagram Input/Output 40
Gambar 3. 3 Diagram Blok Sistem Hardware 41
Gambar 3. 4 Diagram Blok Sistem Pemrosesan di FPGA 42
Gambar 3. 5 Flowchart sistem penelitian 43
Gambar 3. 6 Prosedure Linierisasi 45
Gambar 4. 1 Diagram Blok Sistem PMU Real 53
Gambar 4. 2 Visualisasi Sudut Fasa Tegangan PMU Real 55
Gambar 4. 3 Visualisasi Sudut Fasa Arus PMU Real 56
Gambar 4. 4 Dokumentasi pengujian dan autotransformator yang digunakan 61
Gambar 4. 5 Implementasi parameter gain pada modul SIGCOND FPGA 64
Gambar 4. 6 Potongan Program VHDL yang Mengimplementasikan Proses Koreksi Amplitudo pada Modul SIGCOND 66
Gambar 4. 7 Tampilan Hasil Pengujian Magnitudo Tegangan dan Sudut pada LCD dan Multimeter 68
Gambar 4. 8 Tampilan Hasil Pengujian pada (a) Tampilan Arus dan Sudut LCD dan (b) Tampilan Multimeter 69
Gambar 4. 9 Tampilan Hasil Pengujian frekuensi dan Sudut Arus pada Low Cost PMU dan Multimeter 72
Gambar 4. 10 Visualisasi Sudut Fasa Tegangan Low-Cost PMU Sebelum Kalibrasi 74

Gambar 4. 11 Visualisasi Sudut Fasa Arus Low-Cost PMU Sebelum Kalibrasi.. 75
Gambar 4. 12 Visualisasi Sudut Fasa Tegangan Low-Cost PMU Setelah Kalibrasi 76
Gambar 4. 13 Visualisasi Sudut Fasa Arus Low-Cost PMU Setelah Kalibrasi.... 76

DAFTAR TABEL

Tabel 2. 1 Perbandingan aspek perancangan PMU konvensional dan low cost PMU 10
Tabel 2. 2 Batas toleransi parameter evaluasi akurasi PMU berdasarkan IEEE C37.118.1a-2014 26
Tabel 2. 3 Tinjauan Penelitian 31
Tabel 3. 1 Variabel penelitian 39
Tabel 4. 1 Pebandingan PMU low-cost dan PMU Real 54
Tabel 4. 2 Hasil Data Magnitudo Tegangan Sebelum Kalibrasi 57
Tabel 4. 3 Hasil Data Magnitudo Arus Sebelum Kalibrasi 58
Tabel 4. 4 Hasil Data Sudut Fasa Tegangan Sebelum Kalibrasi 58
Tabel 4. 5 Hasil Data Sudut Fasa Arus Sebelum Kalibrasi 59
Tabel 4. 6 Hasil Data Frekuensi Sebelum Kalibrasi 60
Tabel 4. 7 Perhitungan Nilai Gain Hasil Kalibrasi 63
Tabel 4. 8 Hasil Kalibrasi Tegangan Setelah Penerapan Gain 67
Tabel 4. 9 Hasil Data Pengukuran Magnitudo Tegangan Setelah Kalibras 68
Tabel 4. 10 Hasil Data Pengukuran Magnitudo Arus Setelah Kalibrasi 69
Tabel 4. 11 Hasil Data Pengukuran Sudut Fasa Tegangan Setelah Kalibrasi 70
Tabel 4. 12 Hasil Data Pengukuran Sudut Fasa Arus Setelah Kalibrasi 71
Tabel 4. 13 Hasil Data Pengukuran Frekuensi Setelah Kalibrasi 72
Tabel 4. 14 Hasil Data Pengukuran ROCOF Setelah Kalibrasi 73
Tabel 4. 15 Evaluasi TVE Tegangan Sebelum Kalibrasi Berdasarkan Standar IEEE 79
Tabel 4. 16 Evaluasi TVE Arus Sebelum Kalibrasi Berdasarkan Standar IEEE .. 80
Tabel 4. 17 Evaluasi TVE Tegangan Setelah Kalibrasi Berdasarkan Standar IEEE 81
Tabel 4. 18 valuasi TVE Arus Setelah Kalibrasi Berdasarkan Standar IEEE 82
Tabel 4. 19 valuasi FE Sebelum dan Sesudah Kalibrasi Berdasarkan Standar IEEE 83

BAB I
PENDAHULUAN

1.1 Latar Belakang

Dalam perkembangan teknologi dan penerapan *smart grid*, sistem tenaga listrik membutuhkan pemantauan *Real-time* yang andal. *Phasor Measurement Unit* (PMU) berperan penting dalam memantau kondisi sistem melalui pengukuran sinkron tegangan dan arus sehingga gangguan seperti perubahan beban, osilasi frekuensi, dan variasi tegangan dapat terdeteksi lebih cepat (Behera *et al*., 2021) & (Amoateng & Yaghoobi, 2021) . PMU bekerja dengan mengukur parameter utama sistem tenaga secara sinkron menggunakan acuan waktu GPS, kemudian sinyal tegangan dan arus yang diambil didigitalisasi dan dianalisis untuk menggambarkan perubahan kondisi sistem secara *Real-time*. Pendekatan ini meningkatkan presisi pemantauan dan keandalan analisis sistem tenaga modern, terutama dengan dukungan teknik pemrosesan sinyal yang lebih maju (Behera *et al*., 2021) & (Livanos *et al*., 2023).

Walaupun PMU memegang peranan penting dalam sistem pemantauan sistem tenaga, harga perangkat komersial yang relatif tinggi serta kompleksitas desainnya menjadi kendala dalam penerapan secara luas. (Khosravi et al., 2024). menyebutkan bahwa harga tipikal PMU komersial di Amerika Serikat mencapai US$10.000.000. Oleh Karena itu, pengembangan *low-cost* PMU diperlukan agar perangkat lebih terjangkau namun tetap akurat, terutama untuk riset dan aplikasi distribusi (Kunac *et al*., 2024). Dalam pengembangan *low-cost* PMU, standar IEEE C37.118.1a-2014 digunakan sebagai acuan untuk mengevaluasi akurasi *synchrophasor*, dengan batas *Total Vector Error* (TVE) sebesar ≤ 1%, *Frequency Error* (FE) ≤ 0,005 Hz, dan *Rate of Change of Frequency Error* (RFE) ≤ 0,1 Hz/s (IEEE, 2011) & (IEEE, 2014). Standar tersebut menjadi tolok ukur utama dalam menilai apakah suatu PMU memiliki tingkat akurasi yang memadai untuk digunakan pada sistem tenaga listrik.

Penelitian sebelumnya menunjukkan bahwa berbagai desain PMU telah dikembangkan untuk kebutuhan pemantauan sistem tenaga secara *Real-time*. Namun, tingkat akurasi yang dihasilkan belum seluruhnya memenuhi batas

tolerasnsi yang ditetapkan dalam standar IEEE. Beberapa perangkat yang diuji telah memenuhi kriteria *Total Vector Error* (TVE), tetapi nilai *Frequency Error* (FE) dan *Rate of Change of Frequency Error* (RFE) masih berada diatas ambang toleransi yang ditetapkan (Lythgoe *et al*., 2025). Selain itu, penelitian oleh (Frigo & Grasso-Toro, 2023) menunjukkan bahwa keandalan PMU sangat penting karena hasil pengukuran digunakan langsung dalam analisis kondisi sistem tenaga. Studi tersebut juga menjelaskan bahwa akurasi PMU dipengaruhi oleh keseluruhan rantai proses pengukuran, mulai dari pengambilan sinyal hingga pemrosesan digital. Temuan ini menunjukkan bahwa peningkatan akurasi masih menjadi tantangan dan memperkuat perlunya pengembangan PMU berbiaya rendah yang mampu memenuhi standar IEEE.

Pada penelitian sebelumnya di Badan Riset Inovasi Nasional (BRIN) telah dikembangkan prototipe *low-cost* PMU berbasis FPGA yang lebih terjangkau dengan tingkat kepresisian mencapai standar IEEE pada sebagian parameter fasor. Namun, perangkat tersebut masih menunjukkan variasi *error* antar fasa. Desainnya memanfaatkan FPGA yang mendukung sinkronisasi waktu berbasis GPS melalui ADPLL dengan biaya yang lebih terjangkau (Korsman, 2022). Sistem tersebut juga menerapkan *Clarke Transform* untuk mempermudah analisis fasor (Zou *et al*., 2022) dan algoritma CORDIC untuk perhitungan trigonometri yang efisien (Paz & Garrido, 2023). Desain ini kemudian menjadi dasar pengembangan *low-cost* PMU pada penelitian berikutnya. Walaupun sistem *low-cost* PMU telah mampu melakukan pengukuran fasor secara sinkron, akurasi pengukurannya masih dipengaruhi oleh kualitas sinyal digital yang dihasilkan setelah proses konversi ADC. Pada prototipe sebelumnya, tahap *Digital Signal Processing* (DSP) setelah ADC, khususnya proses koreksi amplitudo, belum diterapkan sehingga sinyal digital yang diproses FPGA masih mengalami penyimpangan akibat ketidaklinieran. Kondisi tersebut dapat menurunkan ketelitian fasor, frekuensi dan ROCOF yang secara langsung memengaruhi akurasi TVE, FE, dan RFE. (Seferi & Blair, 2021) juga membahas bahwa kelemahan pada tahap pemrosesan digital terutama pada filtering, normalisasi, dan penskalaan dapat menyebabkan penurunan akurasi fasor. Untuk itu, peningkatan kualitas sinyal digital melalui *Digital Signal Processing* (DSP) dengan menerapkan metode *software Linearization* menjadi

penting untuk mengurangi *error non* ideal seperti *offset* dan ketidaklinieran. Hal ini sejalan dengan temuan bahwa teknik analog kini banyak digantikan oleh solusi digital yang lebih efektif. Selain itu, proses linearisasi digital bekerja dengan membentuk model koreksi yang mampu mengurangi efek distorsi pada rantai analog (Laurenius, 2022). Dengan demikian, peningkatan kualitas sinyal digital melalui DSP menjadi langkah esensial untuk memperbaiki performa estimasi fasor. Hasil pengujian prototipe sebelumnya juga menunjukkan bahwa akurasi yang dicapai masih berada di luar batas toleransi standar IEEE, sehingga perbaikan pada tahap pemrosesan digital ini menjadi salah satu prioritas utama dalam pengembangan PMU berbasis FPGA.

Sebagai tindak lanjut dari permasalahan tersebut, penelitian ini difokuskan pada peningkatan akurasi *low-cost* PMU melalui optimasi pemrosesan data digital pada FPGA, khususnya pada tahap *Digital Signal Processing* (DSP) setelah proses *konversi Analog to Digital Converter* (ADC). Fokus ini dipilih karena hasil evaluasi prototipe sebelumnya menunjukkan bahwa kualitas sinyal digital yang belum optimal masih menyebabkan penyimpangan pada hasil pengukuran magnitudo, sudut fasa, frekuensi, dan ROCOF. Oleh karena itu, penelitian ini menerapkan metode *Linearization* berbasis parameter *gain* sebagai faktor koreksi untuk meningkatkan akurasi hasil pengukuran sebelum proses estimasi *synchrophasor* dilakukan. Penerapan metode tersebut diharapkan mampu meningkatkan akurasi *low-cost* PMU agar lebih mendekati standar IEEE C37.118. tanpa mengubah arsitektur perangkat keras yang telah dikembangkan.

1.2 Rumusan Masalah

Rumusan masalah yang dapat didefinisikan dalam penelitian ini diantaranya adalah sebagai berikut :

1. Bagaimana hasil pengukuran sistem *low-cost PMU* berbasis FPGA yang telah dirancang sebelum dilakukan proses kalibrasi?
2. Bagaimana hasil pengukuran sistem *low-cost PMU* berbasis FPGA setelah penerapan kalibrasi linierisasi berbasis koreksi *gain*?
3. Bagaimana hasil evaluasi akurasi pengukuran *low-cost PMU* sebelum dan sesudah kalibrasi berdasarkan standar IEEE C37.118?

1.3 Tujuan Penelitian

Tujuan dari penelitian antara lain :

1. Menganalisis hasil pengukuran sistem *low-cost* PMU berbasis FPGA yang telah dirancang oleh BRIN sebelum dilakukan proses kalibrasi.
2. Menganalisis hasil pengukuran sistem *low-cost* PMU berbasis FPGA setelah penerapan kalibrasi linierisasi berbasis koreksi *gain*.
3. Mengevaluasi akurasi pengukuran *low-cost* PMU sebelum dan sesudah kalibrasi berdasarkan standar IEEE C37.118.

1.4 Manfaat Penelitian

Manfaat dari penelitian ini antara lain :

1. Memberikan tambahan pengetahuan dan referensi bagi penelitian selanjutnya yang berkaitan dengan peningkatan akurasi pengukuran fasor pada *low-cost PMU* dengan pemrosesan data berbasis FPGA.
2. Menjadi dasar dalam pengembangan sistem pemantauan tenaga listrik yang efisien dan berbiaya rendah.
3. Memberikan pemahaman yang lebih baik mengenai peran tahap *Digital Signal Processing* dalam meningkatkan akurasi pengukuran pada *low-cost PMU* berbasis FPGA.

1.5 Batasan Masalah

Adapun batasan masalah dalam penelitian ini adalah sebagai berikut

1) Penelitian dilakukan pada sistem *low-cost PMU* yang dikembangkan di Badan Riset dan Inovasi Nasional (BRIN) sebagai objek penelitian.
2) Proses pengujian dilakukan di *Workshop* Gedung 625, Pusat Riset Teknologi Kelistrikan (PRTK) BRIN menggunakan sumber tegangan tiga fasa dengan kondisi pengukuran pada kisaran tegangan nominal 220 VAC.
3) Penelitian difokuskan pada pengaruh tahap *Digital Signal Processing* terhadap peningkatan akurasi pengukuran.
4) Penelitian ini tidak mencakup perancangan perangkat keras, komunikasi data, sinkronisasi waktu, maupun integrasi sistem low-cost PMU.

DAFTAR PUSTAKA

Aisyah et al. (2021). *Ringkasan Materi, Soal dan Pembahasan Gradien dan Persamaan Garis Lurus Berbasis HOTS*.

Akbar, M. F. (2020). *Implementasi CORDIC di FPGA dengan Paralelisasi Perhitungan Iterasi*.

Alegria, F. A. C. (2023). Precision of sinewave amplitude estimation in the presence of additive noise and quantization error. *Journal of Electrical Engineering*, *74*(5), 374–381. https://doi.org/10.2478/jee-2023-0045

Amoateng, D. O., & Yaghoobi, J. (2021). An Intelligent Event Detection Framework To Improve Situational Awareness In PMU Power Distribution Networks. *2021 IEEE PES Innovative Smart Grid Technologies - Asia, ISGT Asia 2021*, *1*, 15–19. https://doi.org/10.1109/ISGTASIA49270.2021.9715642

Behera, S., Dev Choudhury, N. B., & Tripathy, D. (2021). Brief Study on Applications of Phasor Measurement Units in Smartgrid Technology. *ICPEE 2021 - 2021 1st International Conference on Power Electronics and Energy*. https://doi.org/10.1109/ICPEE50452.2021.9358725

Choi, S., Lee, K., Choi, J., Jung, C., & Lee, W. (2026). Precision-aware fixed-point emulation of Grover's algorithm: asymptotic error bounds and design guidelines. *Quantum Information Processing*, *25*(7), 1–28. https://doi.org/10.1007/s11128-026-05235-9

Daza. (2016). Electric Power System Fundamentals. In *High Voltage Protection for Telecommunications* (pp. 11–62). https://doi.org/10.1002/9781118127018.ch2

Deepa, B., Hampannavar, S., & Mansani, S. (2024). Phasor estimation using micro-phasor measurement unit (μPMU) in distribution network for situational awareness. *Journal of Electrical Systems and Information Technology*, *11*(1). https://doi.org/10.1186/s43067-024-00179-5

Frigo, G., & Grasso-Toro, F. (2023). Feasibility Analysis of Online Uncertainty Metrics for PMU-Based State Estimation. *Applied Sciences (Switzerland)*, *13*(21). https://doi.org/10.3390/app132111670

Giotopoulos, V., & Korres, G. (2023). Implementation of Phasor Measurement Unit

Based on Phase-Locked Loop Techniques: A Comprehensive Review. *Energies*, *16*(14). https://doi.org/10.3390/en16145465

Hu, M., & Yi, P. (2022). Digital Calibration for Gain, Time Skew, and Bandwidth Mismatch in Under-Sampling Time-Interleaved System. *Applied Sciences (Switzerland)*, *12*(21). https://doi.org/10.3390/app122111029

IEEE. (2011). *IEEE Standard for Synchrophasor Measurements for Power Systems: Vol. C37.118.1™* (Issue December, pp. 5–8). https://doi.org/10.1109/IEEESTD.2011.6111219

IEEE. (2014). *IEEE Standard for Synchrophasor Measurements for Power Systems -- Amendment 1: Modification of Selected Performance Requirements* (Vol. 2014, pp. 1–25). https://doi.org/10.1109/IEEESTD.2014.6804630

Indonesia, R. (2009). *UNDANG-UNDANG REPUBLIK INDONESIA NOMOR 30 TAHUN 2009 TENTANG KETENAGALISTRIKAN*.

Joshi, P. M., & Verma, H. K. (2021). Synchrophasor measurement applications and optimal PMU placement: A review. *Electric Power Systems Research*, *199*(May), 107428. https://doi.org/10.1016/j.epsr.2021.107428

Kementrian ESDM. (2020). Aturan penyambungan (connection code - CC). *Aturan Jaringan Sistem Tenaga Listrik (Grid Code) Kalimantan*, *3*, 641. https://jdih.esdm.go.id/storage/document/PM ESDM No 20 Tahun 2020.pdf

Khosravi, M., Trik, M., & Ansari, A. (2024). Diagnosis and classification of disturbances in the power distribution network by phasor measurement unit based on fuzzy intelligent system. *The Journal of Engineering*, *2024*(1), 1–16. https://doi.org/10.1049/tje2.12322

Klosowski, M. (2020). A Power-Efficient Digital Technique for Gain and Offset Correction in Slope ADCs. *IEEE Transactions on Circuits and Systems II: Express Briefs*, *67*(6), 979–983. https://doi.org/10.1109/TCSII.2019.2928183

Korsman, A. (2022). *Design and Verification of an All-Digital Phase-Locked Loop for synchronizing a hard real-time power converter controller*.

Kunac, A., Petrović, G., Despalatović, M., & Jurčević, M. (2024). A Low-Cost Test Platform for Performance Analysis of Phasor Measurement Units. *Electronics (Switzerland)*, *13*(2), 1–15. https://doi.org/10.3390/electronics13020245

Laurenius, R. (2022). *Digital linearization of a receiver optimized for radar*.

March.

Livanos, N. A. I., Hammal, S., Giamarelos, N., Alifragkis, V., Psomopoulos, C. S., & Zois, E. N. (2023). OpenEdgePMU: An Open PMU Architecture with Edge Processing for Future Resilient Smart Grids. *Energies*, *16*(6). https://doi.org/10.3390/en16062756

Lythgoe, Z. J., Long, T. F., Buchholz, M. J., Livernois, A. R., Kanuteh, K., Allee, D. R., Pal, A., Graham, I. R., & Drummond, Z. D. (2025). Design and Validation of a Very Low-Power Phasor Measurement Unit for the Distribution System. *IEEE Transactions on Industry Applications*, *61*(2), 3553–3562. https://doi.org/10.1109/TIA.2024.3524494

Mathworks. (2026). *Clarke Transform - Implement ab to αβ transformation - Simulink*. https://www.mathworks.com/help/mcb/ref/clarketransform.html

Merrick. (2024). *Getting Started with FPGAs*.

Nurani. (2023). *Beda listrik 1 phase dan 3 phase apa sih? - KHADDAVI.NET*. 2023. https://khaddavi.net/beda-listrik-1-phase-dan-3-phase-apa-sih/

Paz, P., & Garrido, M. (2023). CORDIC-Based Computation of Arcsine and Arccosine Functions on FPGA. *IEEE Transactions on Circuits and Systems II: Express Briefs*, *70*(9), 3684–3688. https://doi.org/10.1109/TCSII.2023.3262353

Przybył, A. (2021). Fixed-point arithmetic unit with a scaling mechanism for fpga-based embedded systems. *Electronics (Switzerland)*, *10*(10). https://doi.org/10.3390/electronics10101164

Razo-Hernandez, J. R., Urbina-Salas, I., Tapia-Tinoco, G., Amezquita-Sanchez, J. P., Valtierra-Rodriguez, M., & Granados-Lieberman, D. (2020). Improved performance of M-Class PMUs based on a magnitude compensation model for wide frequency deviations. *Mathematics*, *8*(8), 1–21. https://doi.org/10.3390/MATH8081361

Rys. (2025). *Inside a DAQ Device: Analog-to-Digital Converter Basics – Digilent Blog*. 2025. https://digilent.com/blog/all-about-analog-to-digital-converters-whats-inside-your-daq-device/?srsltid=AfmBOorpBB53XONSElp8niUle2zC3GTA4hTCuKRuc5qeDo5J-9B7Szt7

Schofield, D., Mohapatra, D., Chamorro, H. R., Roldan-Fernandez, J. M., Abdellah, K., & Gonzalez-Longatt, F. (2022). Design and Implementation of Low-Cost Phasor Measurement Unit: PhasorsCatcher. *Energies*, *15*(9). https://doi.org/10.3390/en15093172

Seferi, Y., & Blair, S. M. (2021). *Review of PMU Algorithms Suitable for Real-Time Operation With Digital Sampled Value Data*. 1–6.

Sereliciouz. (2021). *Pengertian Persamaan Garis Lurus - Rumus, Grafik dan Soal - Quipper Blog*. https://www.quipper.com/id/blog/mapel/matematika/persamaan-garis-lurus/

Shankar, G., Ray, S., Goyal, S. R., & Srinivas, R. (2021). Development of a Low Cost Phasor Measurement Unit for Laboratory Studies. *ICPEE 2021 - 2021 1st International Conference on Power Electronics and Energy*. https://doi.org/10.1109/ICPEE50452.2021.9358673

Singh, A., & Parida, S. K. (2022). Power System Frequency and Phasor Estimation for a Low-Cost Synchrophasor Device Using the Nonlinear Least-Square Method. *IEEE Transactions on Industry Applications*, *58*(1), 39–48. https://doi.org/10.1109/TIA.2021.3117932

Singh, A., & Parida, S. K. (2024). *Goertzel based phasor and frequency measurement for low-cost PMUs*. *237*(January).

Spandana, V., & Paidimarry, C. S. (2023). A Novel Design of Hilbert Huang Based All Digital Phase Locked Loop Using FPGA. *International Journal of Electrical and Electronic Engineering and Telecommunications*, *12*(4), 235–244. https://doi.org/10.18178/ijeetc.12.4.235-244

Sudha, R., & Murali, D. (2020). Low-Cost Real-Time Design and Implementation of Phasor Measurement Unit using Analog Discovery. *Microprocessors and Microsystems*, *76*. https://doi.org/10.1016/j.micpro.2020.103102

Zhang, Y., Han, C., & Liu, S. (2023). A digital calibration technique for N-channel time-interleaved ADC based on simulated annealing algorithm. *Microelectronics Journal*, *133*(February), 1–11. https://doi.org/10.1016/j.mejo.2023.105701

Zou, Y., Zhang, L., Xing, Y., Zhang, Z., Zhao, H., & Ge, H. (2022). Generalized Clarke Transformation and Enhanced Dual-Loop Control Scheme for Three-